### PATENT ABSTRACTS OF JAPAN

(11)Publication number:

07-191634

(43)Date of publication of application: 28.07.1995

(51)Int.CI.

G09G 3/36 G02F 1/133 G02F 1/136

(21)Application number: 05-331174

(71)Applicant : NEC CORP

(22)Date of filing:

27.12.1993

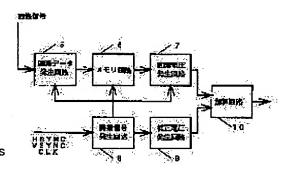
(72)Inventor: IKEDA NAOYASU

### (54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE

### (57)Abstract:

PURPOSE: To improve visual angle characteristics without increasing power consumption by applying a voltage to a group of liquid crystal pixels to make the liquid crystal molecules keep standing or lying state as much as possible.

CONSTITUTION: This liquid crystal display device is equipped with a pixel data generating circuit 5 which outputs voltage data applied to each pixel electrode, a memory circuit 6, a pixel voltage generating circuit 7 which converts the voltage data into a voltage, a synchronizing signal generating circuit 8, a correction voltage generating circuit 9 which outputs a correction voltage, and an adding circuit 10 which adds the outputs of the pixel voltage generating circuit 7 and correction voltage generating circuit 9 and outputs the resulting voltage to a source driver. Then one pixel is composed of plural liquid crystal pixel electrodes and a TFT connected to the pixel electrodes, and applied with the voltage so that the liquid crystal molecules enter a



standing or lying state wherein there is not any refractive index anisotropy with a visual angle. According to what angle the panel is viewed at frequently, the correction voltage corresponding to the position of each pixel is superposed on the pixel voltage and applied.

.3.4

### € 獓 4

# 特開平7-191634

(11)特許出願公開番号

(43)公開日 平成7年(1995)7月28日

G09G G02F	3/36	<b>数</b> 別記号 550	庁内整理番号	R I	技権表示臨所
	1/136	200			

(全5月) **請求項の数1 01** 審査請求 有

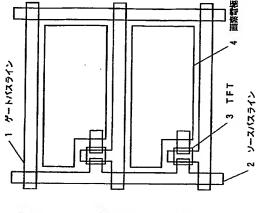
(22) 出顧日	特觀平5-33174 平成6年(1983)12月27日	(71) 出題人 000004237 日本電気材 日本電気材 東京都部区	000004237 日本電気株式会社 東京都建区芝五丁目7番1号
		(72) 発明者(74) 代理人	池田 直珠 東京都超之三五丁目7番1号 日本電気株 武会社内 弁理士 京本 直樹 (外2名)

## アクティブマトリクス型液晶表示装置 (54) [発明の名称]

## (57) [要約]

加をまねくこと無く、従来コントラストの低下や画像の 意の視角特性を有するパネルを作成し、視角特性の変化 る。また補正電圧発生回路の電圧を変えることにより任 【目的】 液晶への印加電圧の上昇による消費電力の増 反転現象の原因となっていた視角特性の劣化を改善す に伴いプロセスも変える煩雑さを無くす。

【構成】 1画衆を複数の液晶画素電極とその画素電極 に接続されたTFTの組で構成し、各画素電極には見る た状態または寝た状態になるように電圧を印加する。ま 角度により屈折率異方性が無い液晶分子がなるべく立っ た、パネルをどの角度から見て最も頻繁に使用するかに **むじて、各画素の位置に対応した補正電圧を画素電圧に 重畳して印加することにより、パネル面内での視角特性** をより改善する。



(請求項1) 2枚の透光性絶縁基板間にTN型液晶が **充填され、前記基板の少なくとも一方の内面に液晶画業** を選択するための走査線と前配液晶画素へ駆動電圧を印 加するための信号線とがマトリクス状に配設され、前記 走査線と前配信号線との交登部付近に、走査線の信号に より液晶画素に倡号線の信号を供給する薄膜電界効果型 トランジスタが形成されたアクティブマトリクス型液晶 表示装置において、1回案が複数の薄膜電界効果型トラ ンジスタと液晶画素の組により構成され、画像信号をも とに前紀液晶画素の組に電圧を印加する際に、前記液晶 **画素の組の輝度が前記画像倡号を1つの画素に印加して 一定の角度から測定した場合と同じ輝度になり、かつ個** 々の前記液晶画素に印加される電圧は液晶分子がなるペ く立った状態または寝た状態になるように前配液晶画業 の組に印加する各電圧のデータを生成する画索データ発 生回路と、前記画衆データ発生回路の出力データから生 成される画素電圧を時分割で前記液晶画素の組に印加す るためにデータを並べ変えるためのメモリ回路と、前紀 メモリ回路から出力されたデータをもとに前記画素電極 と、前記画案電圧が表示部のどの位置の画案に印加され るのかを同期信号より検出し、その位置に応じた補正電 圧を発生する補正電圧発生回路と前記画素電圧発生回路 と前記補正電圧発生回路の各出力電圧を加算するための の組に印加する画衆電圧を生成する画衆電圧発生回路 、特許請求の範囲】

[0004]

【発明の詳細な説明】 [0001]

クス型液晶表示装置。

加算回路とを備えることを特徴とするアクティブマトリ

【産業上の利用分野】本発明は、アクティブマトリクス 型液晶表示装置に関するものである。

[0002]

【従来の技術】現在パソコン、ワークステーション、テ 液晶ディスプレイは、そのほとんどがTN型の液晶を使 用している。TN型液晶を使用した液晶ディスプレイの 画質を劣化させる要因の1つとして、中間調表示におけ る視角特性の非対称性がある。これは中間調においては TN型液晶の液晶分子が斜めに立っているため、見る角 度により屈折率異方性が異なることに起因している現象 ラストの低下、明るい部分と暗い部分の表示が逆転する レビジョン等の画像表示の目的のために使用されている である。実際に視覚に感じられる現象としては、 画像の反転現象等が挙げられる。 【0003】一般的に、白または黒表示時における液晶 の画素電極及び第2の画素電極のように分割し、一方の の透過率の視角依存性は中間調表示時における視角依存 画素に中間関表示もう一方の画素には白レベルの電圧を 印加して、画素全体では中間調表示を行うように電圧設 定すれば、現状のTN液晶セルに比べて視角特性が改善 性よりもはるかに良好である。そこで、画素電極を第1

るように前記液晶画素の組に印加する各電圧のデータを

を制御容量21とで容量分割される分だけ小さい値が印 マ色 (K. R. Sarma et. al. ) エスアイデ により形成される液晶容量、第2の液晶容量20は第2 第2の画素電極の上または下に、例えばSiOx やSi Nx 等の絶縁膜を形成してなる補助容量である。このよ うな構造を持つ画素に電圧を印加すると、第2の液晶容 加されることになり、前述の印加電圧条件を設定できる L) (1991) p. 555)以下に図8を用いて本方 去の説明を行う。第1の液晶容量19は第1の画素電極 の画素電極により形成される液晶容量、制御容量21は ■20への印加電圧は第1の液晶容量19への印加画索 できるとの報告がなされている。(ケイ・アール・サー 91\$45xxk:SID'91 DIGES ことになる。

4

(n ()

め、同じドット数及びドットピッチのパネルでも、視角 【発明が解決しようとする課題】しかし、従来の方法は る。このため多品種のTFT-LCDを作成しようとす T F T 基板の作成行程で視角特性の改善処理を行うた 特性を変更する場合にはプロセスを変更する必要があ る場合はプロセスの煩雑化が避けられない。

【0005】更に、第2の液晶容量20に印加される電 圧は、常に第1の液晶容量19に印加される電圧よりも 低いため、黒我示を行う場合は従来よりも高い電圧を印 加しなくてはならないため、消費電力の増加をまねくと いう問題があった。 【0006】また大画面パネルの様に、1つのパネルの **視野角が得られるが、周辺の部分では中心部ほど広い視** 中で使用者の視線の角度が異なる場合は中心部では広い 野角が得られないという問題が発生する。

ことなく、視角特性を改善したアクティブマトリクス型 [0007] 本発明の目的は、消費電力の増加をまねく 液晶费示装置を提供することにある。

[0000]

状に配散され、前配走査線と前配倡号線との交登部付近 成され、画像信号をもとに前配液晶画楽の組に電圧を印 版間にTN型液晶が充填され、前配基板の少なくとも一 方の内面に液晶画衆を選択するための走査線と前配液晶 に、走査線の信号により液晶画案に信号線の倡号を供給 する薄膜電界効果型をトランジスタが形成されたアクテ 1つの画業に印加して一定の角度から測定した場合と同 【課題点を解決するための手段】本発明のアクティブマ トリクス型液晶表示装置によれば、2枚の透光性絶縁基 画素へ駆動電圧を印加するための倡号線とがマトリクス ィブマトリクス型液晶表示装置において、1回素が複数 の薄膜電界効果型トランジスタと液晶画素の組により構 加する際に、前記液晶画素の組の輝度が前記画像倡号を じ輝度になり、かつ個々の前配液晶画素に印加される電 圧は液晶分子がなるべく立った状態または寒た状態にな €

特開平7-191634

生成する画索データ発生回路と、前配画索データ発生回 路の出力データから生成される国衆電圧を時分割で前記 液晶画素の組に印加するためにデータを並べ変えるため のメモリ回路と、前記メモリ回路から出力されたデータ る画素電圧発生回路と、前配画素電圧が表示部のどの位 **型の画業に印加されるのかを同期信号より検出し、その** 位置に応じた補正電圧を発生する補正電圧発生回路と前 記画素電圧発生回路と前記補正電圧発生回路の各出力電 圧を加算するための加算回路とを備えることを特徴とす をもとに前記画紫電極の組に印加する画紫電圧を生成す

[0000]

【作用】本発明の液晶表示装置は、1 画素を複数の液晶 画素電極とその画素電極に接続されたTFTの組で構成 液晶分子がなるべく立った状態または寝た状態になるよ **最も頻繁に使用するかに応じて、各画素の位置に対応し** うに電圧を印加する。また、パネルをどの角度から見て し、各画素電極には見る角度により屈折率異方性が無し パネル面内での視角特性をより改善することを特徴とす た補正電圧を画素電圧に重畳して印加することにより、

インチのパーソナルコンピュータ用のディスプレイに用 いた場合の1実施例を示す。図1は上記ディスプレイの 【実施例】以下に本発明を暗悶数16のモノクローム扱 1 画素の構成を示す平面図である。図1において1はゲ 示の様々80ドット、横640ドット対角サイズ9.4 4は固素質極である。本実施例では1回素は上下2つで **ートパスライン、2はソースパスライン、3はTFT、** 1組となる画素電極とTFTの組により構成されてい る。1回紫のピッチは縦横各300μmである。

アグラムの1実施例である。図2において5は画像信号 ら出力された電圧データを画楽に書き込むために順番に 並べ変えるメモリ回路、7はメモリ回路6から出力され [0011] 図2は本発明の信号処理部のブロックダイ から分割された各画衆電極に印加する電圧データを出力 する画茶データ発生回路、6は画索データ発生回路5か た電圧データを電圧に変換する画索電圧発生回路、8は 9 は同期信号発生回路からの出力をもとに回素電圧発生 し、その位置に応じた補正電圧を出力するための補正電 圧発生回路、10は画索電圧発生回路7と補正電圧発生 回路9の出力を加算してソースドライバ1 1に出力する 各回路を同期させて動作するための同期倡号発生回路 回路7の出力が画面のどの位置の画索であるかを判別

【0012】図3は上記信号処理部内の画素データ発生 図3において13は同期信号に同期して、4 ビットで示 される画素の暗櫚数を入力として、出力に3ピットの2 図1 組のデータを送出するROM、14はROM13の 回路5の1実施倒を示すプロックダイアグラムである。

[0013] 図4は上記信号処理部内の補正電圧発生回 路9の1実施例を示すブロックダイアグラムである。図 ルのどの位置のものであるかを検出するカウンタ、16 **よカウンタ15とメモリ回路の出力をもとに補正電圧デ** ──タを出力するROM、17はROM回路の出力を電圧 て、現在メモリ回路6から送出されているデータがパネ 出力を同期倡号に同期させ保持するラッチ回路である。 4において15は同期倡号発生回路の倡号をカウント に変換するD/Aコンパータである。

【0014】図5は上記倡号処理部内の加質回路10の 8により非反転の加算回路を構成している。この回路に **出力に(V1+V2)の信号として取り出すことができ** 実施例を示す回路である。図5においてオペアンプ1 より2つの入力端子から入力された信号V1とV2は、

電圧発生回路7はD/Aコンパータによりそれぞれ容易 [0015] また図面での説明は行っていないが、メモ リ回路6は同期信号に同期したラッチ回路により、画素 に構成することが出来る。

ドライバ12の倡号と、ゲート倡号がオンになり選択さ は擬方向に2分割されているので、走査線の本数は従来 【0016】図6はソースドライバ11の出力とゲート **た国素電極の電圧の関係を示したものである。1 画素** の2倍の960本になっている。今従来の場合のn本目 の走査線が選択されm本目の信号線に接続された画素電 極に電圧が印加される場合を例にして、本発明の電圧告 き込みの様子を示す。従来n本目の走査線とm本目の倡 本目の2本の走査線とm本目の倡导線に接続された2つ の画素で構成される。従来の場合電圧の音き込み時間が 図6で示すもで示されるとすると、まずものうちの前半 の1/2の時間 t a で2 n 本目の信号線に接続された画 衆に電圧が審き込まれる。次に後半の1/2の時間tb rる。今回の奥施例に用いたディスプレイでは、走査線 で2n+1本目の走査線に接続された画業に電圧が書き 東施例を示す。一般に液晶は、透過率が50%付近では **れている。そこで、各画索の透過率がなるべく0または 身線に接続される画素は、本発明では2n及び2n+1** 込まれ、時間もの間に1画素分の電圧の書き込みが終了 頃と液晶画素の組のそれぞれの透過率の組み合わせの1 視野角が狭く、0及び100%付近では広いことが知ら ・、この組み合わせにより50%付近の透過率と等しい 光量が得られるように液晶画素に印加する電圧を設定し 100%に近くなるように各液晶画素の透過率を設定 1本当たりの走査時間は約17μ8になる。

に限らず磁及び微方向のドット数、画面サイズは任意の 4 インチのパーンナルコンポュータ用のディスプレイに 【0017】本実施例では、 陸関数 16のモノクローム 用いた場合の例を用いて説明を行ったが、本発明はこれ 数示の織480ドット、横640ドット対角サイズ9.

値を取ることが可能である。また回索が赤、緑、背の3 色に分割されたカラー表示用ディスプレイに本発明を用 いても、赤、緑、青の各ドットにおいて画紫を複数に分 割することにより上記と同様の効果を得ることが可能で ある。1画素の分割数に関しても2分割の場合を用いて ができる。更に暗闘数に関しても16に限らず、分割さ れた画索に印加する電圧の組み合わせを変更することに 0018】本発明を上記のディスプレイに適用した結 果、コントラストが10以上とれる視野が従来は上下方 向で各10度程度であったのに対し、今回の発明を使用 説明を行ったが、2分割以上でも同様の効果を得ること より、これ以外の暗櫚数の表示にも対応が可能である。 -ることにより上下各25度以上と広がった。 [発明の効果] 以上述べてきたように、本発明のアクテ げプマトリクス型液晶表示装置によれば、液晶への印加 **電圧の上昇による消費電力の増加をまねくこと無く、従 ギコントラストの低下や画像の反転現象の原因となって** いた視角特性の劣化を改善することが可能である。また 楠正電圧発生回路の電圧を変えることにより任意の視角 特性を有するパネルを作成できるため、視角特性の変化 こ伴いプロセスも変えなければならないという煩雑さが

図画の簡単な説明】

[図1] 本発明の画素部の構造の1実施例を示す図

(区1)

[図2] 本発明の信号処理部のブロックダイアグラムの | 東施例を示す図を示す図

【図3】本発明の画像データ発生回路のプロックダイア プラムの1 奥施例を示す図

【図4】本発明の補正電圧発生回路のブロックダイアグ 【図5】本発明の加算回路のプロックダイアグラムの1 5ムの1実施例を示す図

į

[図6] 本発明のTFTへの印加電圧の1 実施例を示す **食施例を示す図** 

4

【図7】本発明の陰間と各液晶画素の透過率の1 実施例 を示す図

【図8】 従来の発明の等価回路図

ゲートパスライン [符号の説明]

0019

ソースパスライン

**1** F 1

画紫電極

回報データ発生回路

画素電圧発生回路 ダモン回路

同期信号聚生回路

補正電圧発生回路

**右幹回路** 0 [図2]

[図4] ゲートバスシムン **TFT** ソースパスウイン 'n

